

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 2 月 1 9 日  
Date of Application:

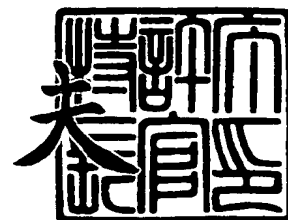
出 願 番 号                      特 願 2 0 0 2 - 3 6 7 9 5 0  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 2 - 3 6 7 9 5 0 ]

出      願      人                      セイコーエプソン株式会社  
Applicant(s):

2 0 0 3 年 1 0 月   8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 EP-0425601

【提出日】 平成14年12月19日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/00

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 中西 早人

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100090479

【弁理士】

【氏名又は名称】 井上 一

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090387

【弁理士】

【氏名又は名称】 布施 行夫

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大淵 美千栄

【電話番号】 03-5397-0891

## 【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置及びその製造方法並びに電子機器

【特許請求の範囲】

【請求項 1】 基板と、

前記基板の動作領域に、複数の走査線と複数のデータ線との交差部に対応して設けられた、各々が電気光学素子を含む複数の単位回路と、

能動素子を有し、前記動作領域の周囲に形成された少なくとも 1 つの周辺回路と、

前記周辺回路とオーバーラップするように位置する、前記基板に対する取付部を有し、前記電気光学素子を封止する封止部材と、

を有し、

前記周辺回路は、前記複数の走査線を介して前記単位回路に走査信号を供給するための走査線駆動回路、前記単位回路の良否を検査するための検査回路及び前記複数のデータ線にプリチャージ信号を出力するプリチャージ回路のいずれかである電気光学装置。

【請求項 2】 請求項 1 記載の電気光学装置において、

前記周辺回路の隣にスペーサをさらに有し、

前記取付部は、前記周辺回路及び前記スペーサの両方の上方に位置してなる電気光学装置。

【請求項 3】 請求項 2 記載の電気光学装置において、

前記スペーサは、前記電気光学素子と前記周辺回路とを電氣的に接続する配線と同じ材料で形成されてなる電気光学装置。

【請求項 4】 請求項 1 から請求項 3 のいずれかに記載の電気光学装置において、

それぞれの前記電気光学素子は、複数の発光色の発光層のいずれか 1 つを有する電気光学装置。

【請求項 5】 請求項 1 から請求項 4 のいずれかに記載の電気光学装置を有する電子機器。

【請求項 6】 基板の動作領域に、複数の走査線と複数のデータ線との交差部に対応して、各々が電気光学素子を含む複数の単位回路を設けること、

前記基板の前記動作領域の周囲に、能動素子を有した少なくとも 1 つの周辺回路を形成すること、及び、

前記電気光学素子を封止する封止部材を、その取付部が前記周辺回路とオーバーラップするように、前記基板に取り付けること、  
を含み、

前記周辺回路は、前記複数の走査線を介して前記単位回路に走査信号を供給するための走査線駆動回路、前記単位回路の良否を検査するための検査回路及び前記複数のデータ線にプリチャージ信号を出力するプリチャージ回路のいずれかである電気光学装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置及びその製造方法並びに電子機器に関する。

【0002】

【背景技術】

エレクトロルミネセンスパネルのような電気光学装置では、回路を形成する領域が必要であり、また、酸素や水分の影響を受けやすい素子を有するので、素子を封止するための封止部材を設ける領域が必要である。従来、回路を形成する領域と、封止部材の取り付け領域が必要であるため、装置が大型化していた。

【0003】

本発明の目的は、装置を小型化することにある。

【0004】

【課題を解決するための手段】

(1) 本発明に係る電気光学装置は、基板と、

前記基板の動作領域に、複数の走査線と複数のデータ線との交差部に対応して設けられた、各々が電気光学素子を含む複数の単位回路と、

能動素子を有し、前記動作領域の周囲に形成された少なくとも 1 つの周辺回路

と、

前記周辺回路とオーバーラップするように位置する、前記基板に対する取付部を有し、前記電気光学素子を封止する封止部材と、

を有し、

前記周辺回路は、前記複数の走査線を介して前記単位回路に走査信号を供給するための走査線駆動回路、前記単位回路の良否を検査するための検査回路及び前記複数のデータ線にプリチャージ信号を出力するプリチャージ回路のいずれかである。本発明によれば、封止部材の取付部と周辺回路とがオーバーラップするので、装置を小型化することができる。なお、オーバーラップとは、取付部の少なくとも一部と周辺回路の少なくとも一部とが重複することを意味する。また、基板は、プレート形状のものに限定されるものではなく、それ以外の形状であっても、他の部材を支持できるものを含む。

(2) この電気光学装置は、

前記周辺回路の隣にスペーサをさらに有し、

前記取付部は、前記周辺回路及び前記スペーサの両方の上方に位置していてもよい。

(3) この電気光学装置において、

前記スペーサは、前記電気光学素子と前記周辺回路とを電氣的に接続する配線と同じ材料で形成されていてもよい。

(4) この電気光学装置において、

それぞれの前記電気光学素子は、複数の発光色の発光層のいずれか 1 つを有してもよい。

(5) 本発明に係る電子機器は、電気光学装置を有する。

(6) 本発明に係る電気光学装置の製造方法は、基板の動作領域に、複数の走査線と複数のデータ線との交差部に対応して、各々が電気光学素子を含む複数の単位回路を設けること、

前記基板の前記動作領域の周囲に、能動素子を有した少なくとも 1 つの周辺回路を形成すること、及び、

前記電気光学素子を封止する封止部材を、その取付部が前記周辺回路とオーバ

ーラップするように、前記基板に取り付けること、  
を含み、

前記周辺回路は、前記複数の走査線を介して前記単位回路に走査信号を供給するための走査線駆動回路、前記単位回路の良否を検査するための検査回路及び前記複数のデータ線にプリチャージ信号を出力するプリチャージ回路のいずれかである。本発明によれば、封止部材の取付部と周辺回路とをオーバーラップさせるので、装置を小型化することができる。なお、オーバーラップとは、取付部の少なくとも一部と周辺回路の少なくとも一部とが重複することを意味する。また、基板は、プレート形状のものに限定されるものではなく、それ以外の形状であっても、他の部材を支持できるものを含む。

#### 【0005】

##### 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

#### 【0006】

図1は、本発明の実施の形態に係る電気光学装置を説明する図であり、図2は、電気光学装置の詳細を示す図である。電気光学装置1は、表示装置（例えば表示パネル）などの電気光学装置や記憶装置であってもよい。図1に示す電気光学装置1は、有機EL（Electroluminescence）装置（例えば有機ELパネル）である。電気光学装置1には、基板（例えばフレキシブル基板）2が取り付けられ、電気的に接続されている。その取り付け及び電気的接続には、異方性導電フィルムや異方性導電ペーストなどの異方性導電材料を使用してもよい。電気的に接続とは、接触することを含む。このことは以下の説明でも同じである。基板2は配線基板であって、図示しない配線パターン及び端子が形成されている。基板2には、集積回路チップ（あるいは半導体チップ）3が実装されている。集積回路チップ3は、電源回路や制御回路等を有していてもよい。その実装には、TAB（Tape Automated Bonding）又はCOF（Chip On Film）を適用してもよく、そのパッケージ形態は、TCP（Tape Carrier Package）であってもよい。集積回路チップ3が実装された基板2を有する電気光学装置1を電子モジュール（例えば、液晶モジュールやELモジュール等の表示モジュール）とすることができる。

## 【0007】

電気光学装置 1 は、基板 10 を有する。基板 10 は、リジッド基板（例えばガラス基板、シリコン基板）であってもよいし、フレキシブル基板（例えばフィルム基板）であってもよい。基板 10 は、光透過性を有していてもよいし、遮光性を有していてもよい。例えば、ボトムエミッション（又はバックエミッション）型の表示装置（例えば有機 EL パネル）では、光透過性の基板 10 を使用し、基板 10 の側から光を取り出してもよい。トップエミッション型の有機 EL パネルでは、遮光性の基板 10 を使用してもよい。なお、基板 10 は、プレート形状のものに限定されるものではなく、それ以外の形状であっても、他の部材を支持できるものを含む。

## 【0008】

基板 10 は、動作領域（例えば表示領域）12 を含む。基板 10 には、1 つ又は複数の周辺回路（例えば走査線駆動回路）14 が設けられてもよい。周辺回路 14 は、動作領域 12 の周囲に形成されていてもよい。動作領域 12 を挟むように、一対の周辺回路 14 が形成されていてもよい。3 つ以上の周辺回路 14 が動作領域 12 を囲むように形成されていてもよい。周辺回路 14 は、能動素子 88（図 7 参照）を有する。能動素子 88 は、入力信号の増幅、制御、変換、記憶、各種処理など能動的な機能を持つ。能動素子 88 は、トランジスタ（例えば MOS トランジスタ）であってもよい。能動素子 88 は、抵抗器、コンデンサ等の受動素子を除くが、周辺回路 14 が受動素子を含んでもよい。能動素子 88 は、ポリシリコン薄膜で形成してもよいし、さらに、金属配線を含んでもよい。

## 【0009】

周辺回路 14 は、複数の走査線（例えば配線 54）を介して、電気光学素子 60 を含む単位回路に走査信号を供給するための走査線駆動回路であってもよい。周辺回路 14 は、電気光学素子 60 を含む単位回路の良否を検査するための、あるいは、動作領域 12 での動作（例えば表示動作）が正常になされるかどうかを検査するための検査回路であってもよい。周辺回路 14 は、動作領域 12 での動作速度（表示速度）を速めるための、あるいは、複数のデータ線（例えば配線 52）にプリチャージ信号（例えば、信号（電圧又は電流）の一部として予め充電



される信号)を出力するためのプリチャージ回路であってもよい。動作領域12を挟む一对の周辺回路14がそれぞれ走査線駆動回路であり、他の少なくとも1つの周辺回路14が検査回路又はプリチャージ回路であってもよい。

#### 【0010】

基板10には、複数の外部端子20が形成されていてもよい。複数の外部端子20は、基板10の一辺に沿って配列されていてもよい。外部端子20は、端部領域18に設けられている。端部領域18は、動作領域12の外側を通る直線L(図2参照)によって動作領域12側の領域から区別された領域である。端部領域18は、基板10の周縁領域の一部である。端部領域の定義は、以下の説明でも同じである。動作領域12は基板10の中央領域(周縁領域を除く領域)であってもよい。

#### 【0011】

基板10には、複数本又は1本のサイド配線(例えば陰極線)22が形成されていてもよい。サイド配線22は、端部領域(例えば外部端子20が設けられた端部領域)18に設けられていてもよい。サイド配線22は、2つ以上の外部端子20に電氣的に接続されていてもよい。サイド配線22は、外部端子20から動作領域12の方向に延びる第1の部分24を有していてもよい。サイド配線22は、第1の部分24から屈曲して動作領域12の幅方向に延びる第2の部分26を有していてもよい。第2の部分26は、導電部74(図4参照)と電氣的に接続されていてもよい。

#### 【0012】

基板10には、1本又は複数本の共通配線(例えば共通陽極線)30, 32, 34が形成されていてもよい。共通配線30, 32, 34は、端部領域(例えばサイド配線22が設けられた端部領域又は外部端子20が設けられた端部領域)18に設けられていてもよい。共通配線30, 32, 34のそれぞれ又はいずれか1つは、2つ以上の外部端子20に電氣的に接続されていてもよい。共通配線30, 32, 34のそれぞれ又はいずれか1つは、外部端子20から動作領域12の方向に延びる第1の部分36を有していてもよい。共通配線30, 32, 34のそれぞれ又はいずれか1つは、第1の部分36から屈曲して動作領域12の

幅方向に延びる第2の部分38を有していてもよい。共通配線30, 32, 34のうちいずれか1つ（例えば共通配線30）の第1の部分36は、他の1つ（例えば共通配線32又は34）の第1の部分36の外側（基板10の端部に近い位置）に配置されてもよい。共通配線30, 32, 34のうちいずれか1つ（例えば共通配線30（詳しくはその第2の部分38））は、他の1つ（例えば共通配線32又は34（詳しくはその第2の部分38））よりも動作領域12の近くに配置されてもよい。

#### 【0013】

共通配線30, 32, 34は、複数の配線44, 46, 48（図2参照）と電氣的に接続されていてもよい。共通配線30, 32, 34の本数（例えば3）は、複数の配線44, 46, 48の本数（例えば $3 \times n$ （ $n=2, 3, 4, \dots$ ））よりも少なくてもよい。共通配線30, 32, 34のそれぞれに、配線44, 46, 48の1グループが電氣的に接続されていてもよい。

#### 【0014】

サイド配線22（例えばその第2の部分26）は、共通配線30, 32, 34（例えばそれぞれの第2の部分38）よりも動作領域12に近い位置に配置されていてもよい。また、サイド配線22は、共通配線30, 32, 34の外側に、あるいは、共通配線30, 32, 34を囲むように形成されていてもよい。詳しくは、サイド配線22の第1の部分24が、共通配線30, 32, 34のそれぞれの第1の部分36よりも外側（基板10の端部に近い位置）に形成されていてもよい。

#### 【0015】

電気光学装置1（例えば基板10）は、複数層の導電パターンを含む多層構造を有する。図3（A）～図3（C）は、下から上への順に、各層の導電パターンを示す図である。図4は、図2のIV-IV線断面図である。

#### 【0016】

サイド配線22は、2層以上の導電パターンの積層部分を含む。例えば、図4に示すように、導電パターン41（図3（A）参照）の一部と、その上の導電パターン42（図3（B）参照）の一部と、さらにその上の導電パターン43（図

3 (C) 参照) の一部と、の積層部分によってサイド配線 2 2 の少なくとも一部が構成されている。こうすることで、サイド配線 2 2 を少なくとも部分的に厚く形成することができ、電氣的抵抗を減らすことができる。この内容は、外部端子 2 0 及び共通配線 3 0, 3 2, 3 4 の少なくとも一方についても適用することができる。

#### 【0 0 1 7】

図 5 は、図 2 の V-V 線断面図である。基板 1 0 には、共通配線 3 0, 3 2, 3 4 に電氣的に接続された複数の配線 (例えば陽極線) 4 4, 4 6, 4 8 が形成されている。配線 4 4, 4 6, 4 8 のそれぞれは、共通配線 3 0, 3 2, 3 4 のうちいずれか 1 つの第 2 の部分 3 8 に電氣的に接続されている。マトリクス状に配列された画素を有するマトリクス表示装置では、配線 4 4, 4 6, 4 8 の数は、画素の列数と同じでもよい。配線 4 4, 4 6, 4 8 のそれぞれは、2 層以上の導電パターンのそれぞれの一部によって形成されてもよい。例えば、導電パターン 4 1 (図 3 (A) 参照) の一部とその上の導電パターン 4 2 (図 3 (B) 参照) の一部とが電氣的に接続され、導電パターン 4 2 (図 3 (B) 参照) の一部とその上の導電パターン 4 3 (図 3 (C) 参照) の一部とが電氣的に接続されて、配線 4 4, 4 6, 4 8 が構成されてもよい。

#### 【0 0 1 8】

共通配線 3 0, 3 2, 3 4 のそれぞれは、配線 4 4, 4 6, 4 8 のうちいずれかのグループの配線と電氣的に接続されるが、残りのグループの配線とは電氣的に接続されない。例えば、第 1 グループの配線 4 4 が共通配線 3 0 に電氣的に接続され、第 2 グループの配線 4 6 が共通配線 3 2 に電氣的に接続され、第 3 グループの配線 4 8 が共通配線 3 4 に電氣的に接続されてもよい。その場合、共通配線 3 0 は第 2 及び第 3 のグループの配線 4 6, 4 8 には電氣的に接続されず、共通配線 3 2 は第 1 及び第 3 のグループの配線 4 4, 4 8 には電氣的に接続されず、共通配線 3 4 は第 1 及び第 2 のグループの配線 4 4, 4 6 には電氣的に接続されない。

#### 【0 0 1 9】

配線 4 4, 4 6, 4 8 と共通配線 3 0, 3 2, 3 4 とは立体交差するように配

置してもよい。その場合、オーバーラップする部分のうち、電氣的に接続すべき部分間にコンタクト部を設け、電氣的に接続させない部分間には絶縁体を設ける。例えば、配線 44, 46, 48 と共通配線 30, 32, 34 とを電氣的に接続する第 1 のコンタクト部 50 を、図 3 (B) に示す導電パターン 42 の一部によって形成してもよい。その場合、導電パターン 42 とは異なる層（例えば隣接する上下層）に位置する導電パターン 41, 43（図 3 (A) 及び図 3 (C) 参照）の両方の部分によって、配線 44, 46, 48 及び共通配線 30, 32, 34 のオーバーラップする部分を形成してもよい。本実施の形態では、共通配線 30, 32, 34 の下を通るように配線 44, 46, 48 を形成してある。共通配線 30, 32, 34 のそれぞれと配線 44, 46, 48 のいずれか 1 つとの第 1 のコンタクト部 50 は、端部領域（例えば外部端子 20 が設けられた端部領域）18 に位置する。

#### 【0020】

配線 44, 46, 48 は、サイド配線 22 と立体交差するように配置してもよい。その場合、オーバーラップする部分間には絶縁体を設ける。例えば、積層された複数層又は 1 層を飛び越した層に位置する複数の導電パターン 41, 43（図 3 (A) 及び図 3 (C) 参照）の両方の部分によって、配線 44, 46, 48 及びサイド配線 22 のオーバーラップする部分を形成してもよい。本実施の形態では、サイド配線 22 の下を通るように配線 44, 46, 48 を形成してある。これによれば、配線 44, 46, 48、絶縁体及びサイド配線 22 によってキャパシタを形成することができ、配線 44, 46, 48 の急激な電圧降下を防止することができる。

#### 【0021】

図 6 は、図 2 の VI-VI 線断面図である。基板 10 には、複数本の配線（例えばデータ線）52 が形成されている。配線 52 は、2 層以上の導電パターンのそれぞれの一部によって形成されてもよい。例えば、導電パターン 41（図 3 (A) 参照）の一部とその上の導電パターン 42（図 3 (B) 参照）の一部とが電氣的に接続され、導電パターン 42（図 3 (B) 参照）の一部とその上の導電パターン 43（図 3 (C) 参照）の一部とが電氣的に接続されて、配線 52 が構成され

てもよい。

#### 【0022】

配線 52 は、サイド配線 22 及び共通配線 30, 32, 34 と立体交差するように配置してもよい。その場合、オーバーラップする部分間には絶縁体を設ける。例えば、積層された複数層又は 1 層を飛び越した層に位置する複数の導電パターン 41, 43 (図 3 (A) 及び図 3 (C) 参照) の両方の部分によって、配線 52 及びサイド配線 22 のオーバーラップする部分と、配線 52 及び共通配線 30, 32, 34 のオーバーラップする部分と、を形成してもよい。本実施の形態では、サイド配線 22 及び共通配線 30, 32, 34 の下を通るように配線 52 を形成してある。配線 52 を、サイド配線 22 (又は共通配線 30, 32, 34) から離して、両者間にキャパシタを形成しない、あるいはキャパシタの影響を小さくしてもよい。そうすることで、配線 52 を流れる信号に対する容量インピーダンスを小さくすることができる。

#### 【0023】

基板 10 には、複数本の配線 (例えば走査線) 54 が形成されている。配線 54 は、周辺回路 (例えば走査線駆動回路) 14 と電気光学素子 60 とを電氣的に接続している。配線 54 のそれぞれの端部に周辺回路 14 が電氣的に接続されてもよい。配線 54 と配線 44, 46, 48, 52 とで、マトリクス領域を区画してもよい。配線 54 は、配線 44, 46, 48, 52 と立体交差するように配置してもよい。その場合、オーバーラップする部分間には絶縁体を設ける。例えば、積層された複数層又は 1 層を飛び越える層に位置する複数の導電パターン 41, 43 (図 3 (A) 及び図 3 (C) 参照) の両方の部分によって、配線 54 及び配線 44, 46, 48, 52 のオーバーラップする部分を形成してもよい。本実施の形態では、配線 44, 46, 48, 52 の下を通るように配線 54 を形成してある。

#### 【0024】

基板 10 には、複数の電気光学素子 60 が設けられている。電気光学素子 60 が設けられた領域が動作領域 12 である。電気光学素子 60 は、複数の走査線 (例えば配線 54) 及び複数のデータ線 (例えば配線 52) の交差部に対応して設

けられている。複数の電気光学素子 60 は、複数の発光色（例えば赤、緑、青）の複数の発光層 62 を有する。それぞれの電気光学素子 60 は、いずれか 1 つの発光色の発光層 62 を有する。発光層 62 を構成する材料は、ポリマー系材料又は低分子系材料あるいは両者を複合的に用いた材料のいずれであってもよい。発光層 62 は、電流が流れることで発光する。発光層 62 は、発光色に応じて、発光効率が異なってもよい。1 つの同じ共通配線 30, 32 又は 34 に電氣的に接続された 1 グループの配線 44, 46 又は 48 は、同じ発光色の発光層 62 に対応している（具体的には電氣的に接続されている）。

#### 【0025】

電気光学素子 60 は、第 1 及び第 2 のバッファ層 64, 66 の少なくとも一方を有していてもよい。第 1 のバッファ層 64 は、発光層 62 への正孔注入を安定化させる正孔注入層であってもよいし、正孔注入層を有していてもよい。第 1 のバッファ層 64 は、正孔輸送層を有していてもよい。正孔輸送層は、発光層 62 と正孔注入層との間に設けられてもよい。第 2 のバッファ層 66 は、発光層 62 への電子注入を安定化させる電子注入層であってもよいし、電子注入層を有していてもよい。第 2 のバッファ層 66 は、電子輸送層を有していてもよい。電子輸送層は、発光層 62 と電子注入層との間に設けられてもよい。隣同士の発光層 62 は、バンク 68 によって区画（電氣的に絶縁）されている。

#### 【0026】

基板 10 には、複数の第 1 の電極 70 が設けられている。それぞれの第 1 の電極 70 は、いずれかの電気光学素子 60 に電気エネルギーを供給するためのものである。第 1 の電極 70 は、電気光学素子 60（例えば第 1 のバッファ層 64（例えば正孔注入層））に接触していてもよい。それぞれの第 1 の電極 70 は、配線 44, 46, 48 のいずれかに電氣的に接続されている。配線 44, 46, 48 のそれぞれは、1 グループの第 1 の電極 70 に電氣的に接続されてもよい。

#### 【0027】

基板 10 には、複数又は 1 つの第 2 の電極 72 が設けられている。第 2 の電極 72 は、電気光学素子 60 に電気エネルギーを供給するためのものである。第 2 の電極 72 は、電気光学素子 60（例えば第 2 のバッファ層 66（例えば電子注

入層) ) に接触していてもよい。第2の電極72は、第1の電極70に対向する部分を有する。第2の電極72は、第1の電極70の上方に配置されてもよい。

#### 【0028】

第2の電極72は、導電部74に電氣的に接続されている。導電部74は、第1の電極70と対向しないように設けられてもよい。第2の電極72及び導電部74は一体的に形成されていてもよい。導電部74は、サイド配線22（例えばその第2の部分26）に電氣的に接続されている。導電部74とサイド配線22との第2のコンタクト部76は、端部領域（例えば第1のコンタクト部50が設けられた端部領域又は外部端子20が設けられた端部領域）18に位置していてもよい。なお、導電部74とサイド配線22とが接触している場合、両者の接触部が第2のコンタクト部76である。第2のコンタクト部76は動作領域12の幅方向に延びていてもよい。例えば、動作領域12の幅方向において、両端に位置する第1の電極70の間隔長さと同じ又はそれ以上の長さを有するように第2のコンタクト部76が形成されていてもよい。このように第2のコンタクト部76を長くすることで、導電部74とサイド配線22との電氣的抵抗を小さくすることができる。その結果、サイド配線22から第2の電極72への電子の流れがスムーズになる。

#### 【0029】

基板10には、共通配線30, 32, 34を覆うように被覆層80が設けられている。被覆層80は、1つ又は複数の層で形成してもよい。被覆層80は、電氣的絶縁材料で形成してもよい。被覆層80の少なくとも表面は酸化物又は窒化物で形成されていてもよい。サイド配線22（少なくともその第2の部分26）は、被覆層80から露出している。

#### 【0030】

共通配線30, 32, 34の隣（例えば、動作領域12から離れた位置あるいは基板10の端部に近い位置）には、図5及び図6に示すように、スペーサ82が設けられている。スペーサ82は、共通配線30, 32, 34、サイド配線22、配線44, 46, 48, 52の少なくとも1つと同じ材料で形成されたダミー配線であってもよい。スペーサ82は被覆層80の下に形成されている。スペー

ーサ 82 を設けることで、共通配線 30, 32, 34 の隣の領域で被覆層 80 の表面を高くしてある。こうすることで、被覆層 80 の表面において、共通配線 30, 32, 34 の上方の領域と、スペーサ 82 の上方の領域との高さの差（段差）を減らして、あるいはなくしてもよい。または、共通配線 30, 32, 34 の上方の領域からスペーサ 82 の上方の領域にかけて、被覆層 80 の表面の傾斜又は凹凸を減らしてもよいし、平らにしてもよい。

#### 【0031】

基板 10 には、電気光学素子 60 の封止部材 84 が設けられている。電気光学素子 60 の少なくとも一部が水分や酸素等によって劣化しやすい場合には、封止部材 84 によって電気光学素子 60 を保護することができる。封止部材 84 は、基板 10 に対する取付部 90 を有する。図 7 は、図 2 の VII-VII 線断面図である。図 7 に示すように、取付部 90 は、周辺回路 14 とオーバーラップするように位置する。オーバーラップとは、取付部 90 の少なくとも一部と周辺回路 14 の少なくとも一部とが重複することを意味する。複数の周辺回路 14 の全てが取付部 90 とオーバーラップしてもよい。あるいは、複数の周辺回路 14 のうち、少なくとも 1 つを除いた残りの周辺回路 14 と取付部 90 がオーバーラップしてもよい。図 7 に示すように、1 つの周辺回路 14 の全体が、取付部 90 の領域内に配置されてもよい。本実施の形態によれば、封止部材 84 の取付部 90 と周辺回路 14 とがオーバーラップするので、装置を小型化することができる。

#### 【0032】

図 8 及び図 9 は、本実施の形態の変形例を説明する図である。図 8 において、周辺回路 92 の一部のみが、取付部 90 の領域内に配置されている。このような場合、周辺回路 92 の隣にスペーサ 94 が形成されていてもよい。そして、取付部 90 が、周辺回路 92 及びスペーサ 92 の両方の上方に位置していてもよい。スペーサ 94 を設けることで、周辺回路 92 の隣の領域で被覆層 80 の表面を高くしてある。こうすることで、被覆層 80 の表面において、周辺回路 92 の上方の領域と、スペーサ 94 の上方の領域との高さの差（段差）を減らして、あるいはなくしてもよい。または、周辺回路 92 の上方の領域からスペーサ 94 の上方の領域にかけて、被覆層 80 の表面の傾斜又は凹凸を減らしてもよいし、平らに



してもよい。スペーサ 94 は、電気光学素子 60 と周辺回路 92 を電氣的に接続する配線 54 と同じ材料で形成されてもよく、これをダミー配線と称してもよい。

#### 【0033】

図 9 において、周辺回路 96 の全体が、取付部 90 の領域内に配置されている。このような場合でも、周辺回路 96 の隣にスペーサ 98 を形成し、取付部 90 を、周辺回路 92 及びスペーサ 92 の両方の上方に配置してもよい。その効果は、図 8 に示す変形例と同じである。

#### 【0034】

封止部材 84 の基板 10（例えば被覆部 80）に対する取付部 90 は、サイド配線 22 又は導電部 74 を避けて（接触しないように）配置してもよい。そのためには、封止部材 84 の取付部 90 を、サイド配線 22 及び導電部 74 よりも外側（動作領域 12 から離れた位置あるいは基板 10 の端部に近い位置）に配置してもよい。こうすることで、サイド配線 22 又は導電部 74 の少なくとも表面が接着剤 86 との密着性の低い材料（例えば金属）で形成された場合でも、接着剤 86 を使用して、封止部材 84 を基板 10（例えば被覆部 80）に確実に固定することができる。なお、被覆部 80 は、接着剤 86 との密着性が金属よりも高いものであってもよい。

#### 【0035】

本実施の形態では、共通配線 30, 32, 34 が、サイド配線 22 よりも外側（動作領域 12 から離れた位置あるいは基板 10 の端部に近い位置）に形成されている。したがって、封止部材 84 の取付部 90 と共通配線 30, 32, 34 の少なくとも一部とをオーバーラップさせることができる。これにより、封止部材 84 を小型化することができ、電気光学装置 1 を小型化することができる。さらに、封止部材 84 の取付部 90 は、スペーサ 82 の少なくとも一部と共通配線 30, 32, 34 の少なくとも一部との両方の上方に位置してもよい。これによれば、被覆層 80 の表面において傾斜又は凹凸が小さい領域（例えば平坦領域）に封止部材 84 の取付部 90 を配置するので、その良好な取り付けが可能である。

#### 【0036】

図10は、本実施の形態に係る電気光学装置の動作を説明する回路図である。電気光学装置1は、図10に示す回路に対応する素子を有する。回路構成（素子の接続状態）は、図10に示す通りであり説明を省略する。本実施の形態では、サイド配線22を低電位（例えばグランド電位）に接続し、それよりも高電位に共通配線30, 32, 34を接続する。共通配線30, 32, 34には、それぞれ、異なる電圧 $V_{dd1}$ ,  $V_{dd2}$ ,  $V_{dd3}$ が供給される。電圧 $V_{dd1}$ ,  $V_{dd2}$ ,  $V_{dd3}$ は、それぞれ、発光層62の発光効率に応じた電圧である。配線（データ線）52には、電流 $I_{data}$ が流れるようになっている。電流 $I_{data}$ は、電気光学素子60に供給する電流に応じた信号である。配線（走査線）54には、選択信号が入力される。選択信号は、高電位のH信号又は低電位のL信号である。以下、電気光学素子60を含む1つの単位回路の動作を説明する。

#### 【0037】

プログラミング期間では、例えば配線46に電圧 $V_{dd2}$ が供給され、配線52に電流 $I_{data}$ が流れるようになっている。また、プログラミング期間では、配線54にH信号が入力されて、スイッチング素子110、116がONになり、スイッチング素子112がOFFになる。そして、配線46から、スイッチング素子114、116を通して、配線52に電流 $I_{data}$ が流れると、スイッチング素子114の制御電圧（スイッチング素子114がMOSトランジスタである場合はゲート電圧）は、電流 $I_{data}$ に対応した値になり、その制御電圧に応じた電荷がキャパシタ120に蓄えられる。

#### 【0038】

動作期間（例えば発光期間）では、配線54にL信号が入力されて、スイッチング素子110、116がOFFになり、スイッチング素子112がONになる。そして、プログラミング期間でキャパシタ120に蓄えられた電荷に応じた制御電圧（スイッチング素子114がMOSトランジスタである場合はゲート電圧）によってスイッチング素子114が制御（例えばON）され、制御電圧に応じた電流が、配線46からスイッチング素子114、112を通して、電気光学素子60を流れるようになっている。

#### 【0039】

なお、上述した素子は、電気光学素子 60 ごとに設けられる。スイッチング素子 110, 112, 114, 116 等は、ポリシリコン薄膜などによって形成してもよい。本実施の形態では、サイド配線（例えば陰極配線）22 と、共通配線（例えば陽極配線）30, 32, 34 に電氣的に接続された配線 44, 46, 48 と、その間に絶縁体と、によってキャパシタ 122 が形成される。したがって、共通配線（例えば陽極配線）30, 32, 34 の急激な電圧降下を防止することができる。

#### 【0040】

本実施の形態に係る電気光学装置の製造方法では、基板 10 の動作領域 12 に複数の電気光学素子 60 を設ける。基板 10 の動作領域 12 の周囲に、能動素子 88 を有した少なくとも 1 つの周辺回路 14 を形成する。電気光学素子 60 を封止する封止部材 84 を、その取付部 90 が周辺回路 14 とオーバーラップするように、基板 10 に取り付ける。本実施の形態によれば、封止部材 84 の取付部 90 と周辺回路 14 とをオーバーラップさせるので、装置を小型化することができる。なお、オーバーラップとは、取付部 90 の少なくとも一部と周辺回路 14 の少なくとも一部とが重複することを意味する。

#### 【0041】

本発明の実施の形態に係る電気光学装置を有する電子機器として、図 11 にはノート型パーソナルコンピュータ 1000 が示され、図 12 には携帯電話 2000 が示されている。

#### 【0042】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

#### 【図面の簡単な説明】

【図 1】 図 1 は、本発明の実施の形態に係る電気光学装置を説明する図である。

【図 2】 図 2 は、本発明の実施の形態に係る電気光学装置の詳細を説明する図である。

【図 3】 図 3 (A) ～図 3 (C) は、下から上への順に、各層の導電パターンを示す図である。

【図 4】 図 4 は、図 2 の IV－IV 線断面図である。

【図 5】 図 5 は、図 2 の V－V 線断面図である。

【図 6】 図 6 は、図 2 の VI－VI 線断面図である。

【図 7】 図 7 は、図 2 の VII－VII 線断面図である。

【図 8】 図 8 は、本発明の実施の形態の変形例に係る電気光学装置を説明する図である。

【図 9】 図 9 は、本発明の実施の形態の変形例に係る電気光学装置を説明する図である。

【図 10】 図 10 は、本発明の実施の形態に係る電気光学装置の動作を説明する回路図である。

【図 11】 図 11 は、本発明の実施の形態に係る電子機器を示す図である。

【図 12】 図 12 は、本発明の実施の形態に係る電子機器を示す図である。

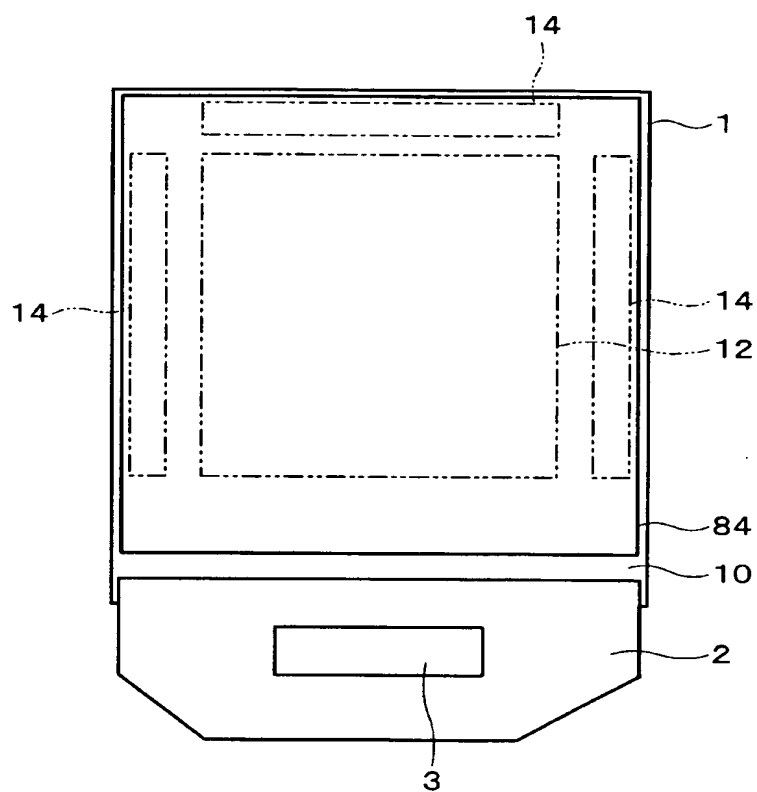
#### 【符号の説明】

1 電気光学装置、 10 基板、 12 動作領域、 18 端部領域、  
20 外部端子、 22 サイド配線、 24 第 1 の部分、 26 第 2 の部分、 30、32、34 共通配線、 36 第 1 の部分、 38 第 2 の部分、 44、46、48 配線、 50 第 1 のコンタクト部、 60 電気光学素子、 70 第 1 の電極、 72 第 2 の電極、 74 導電部、 76 第 2 のコンタクト部、 80 被覆層、 82 スペース、 84 封止部材、 88 能動素子、 90 取付部

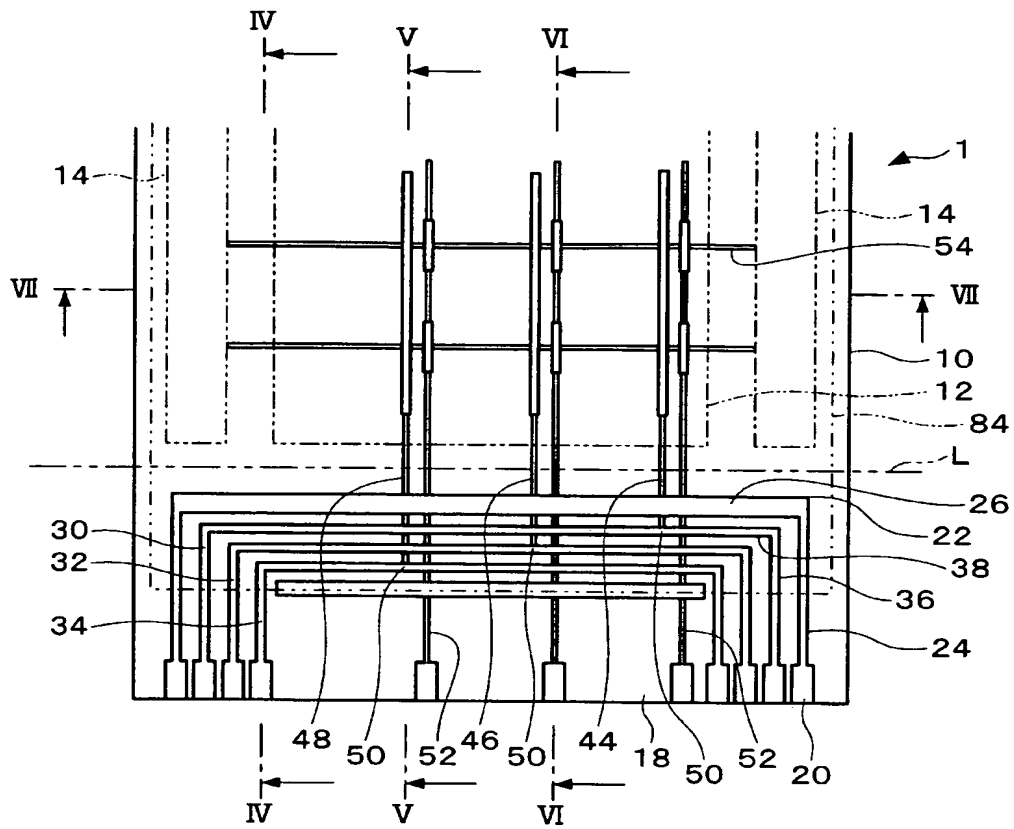
【書類名】

図面

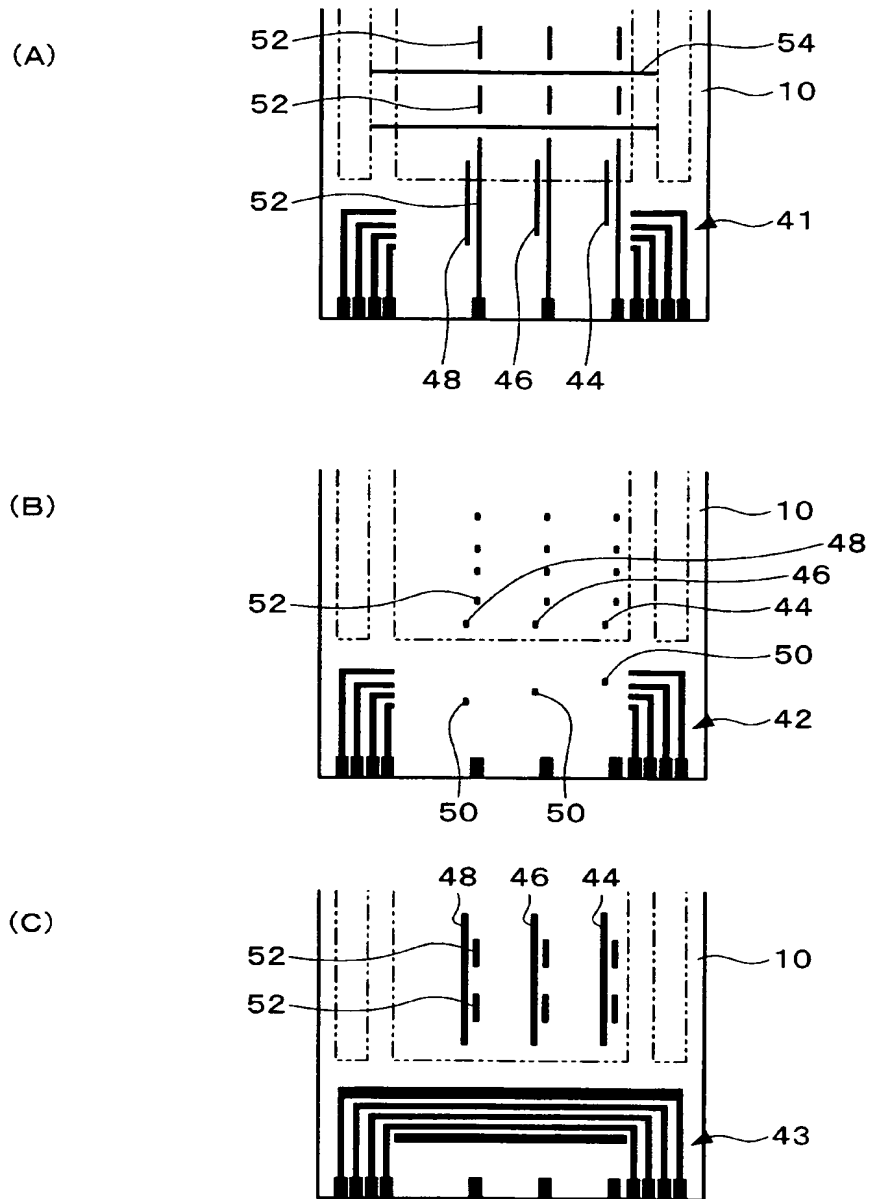
【図 1】



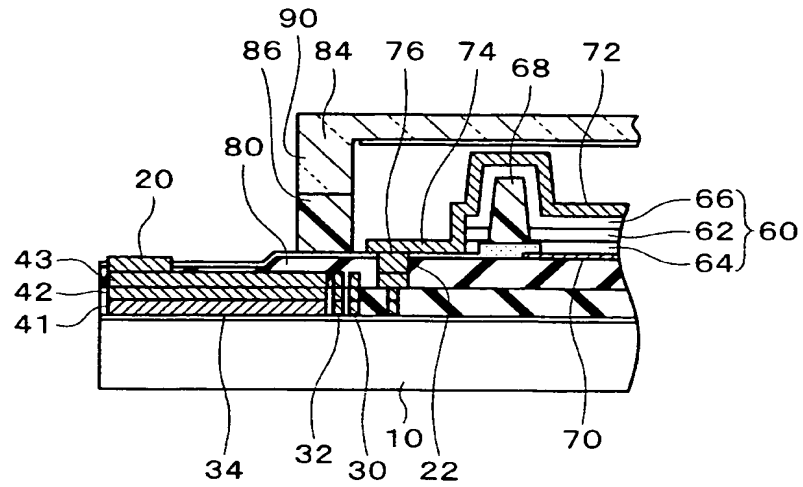
【図 2】



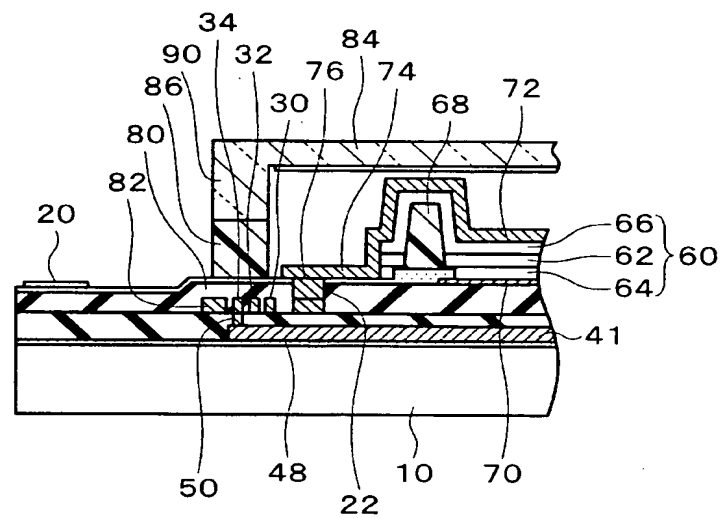
【図 3】



【図 4】

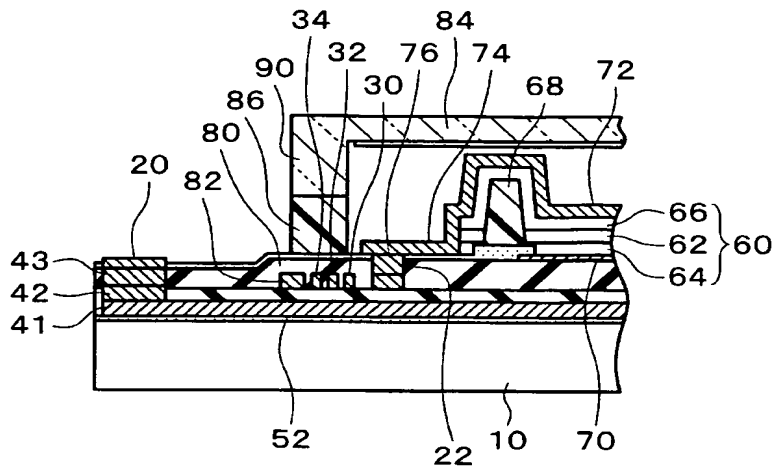


【図 5】

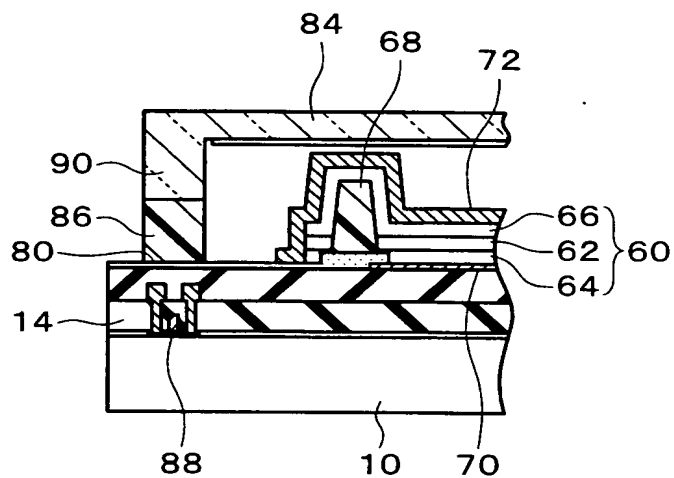




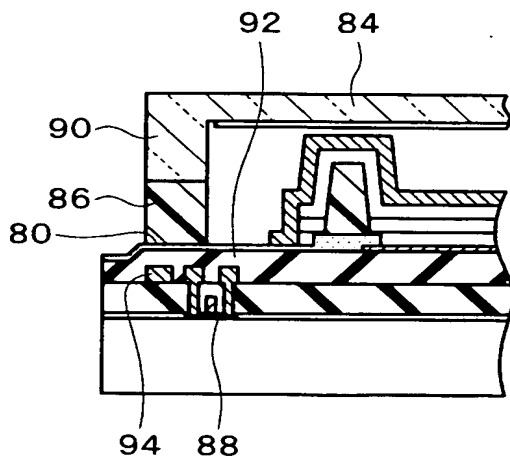
【図 6】



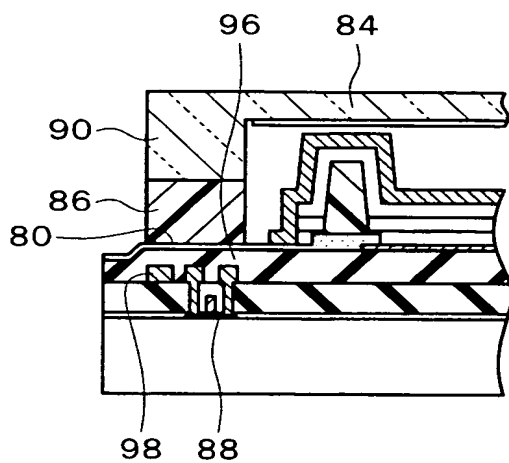
【图 7】



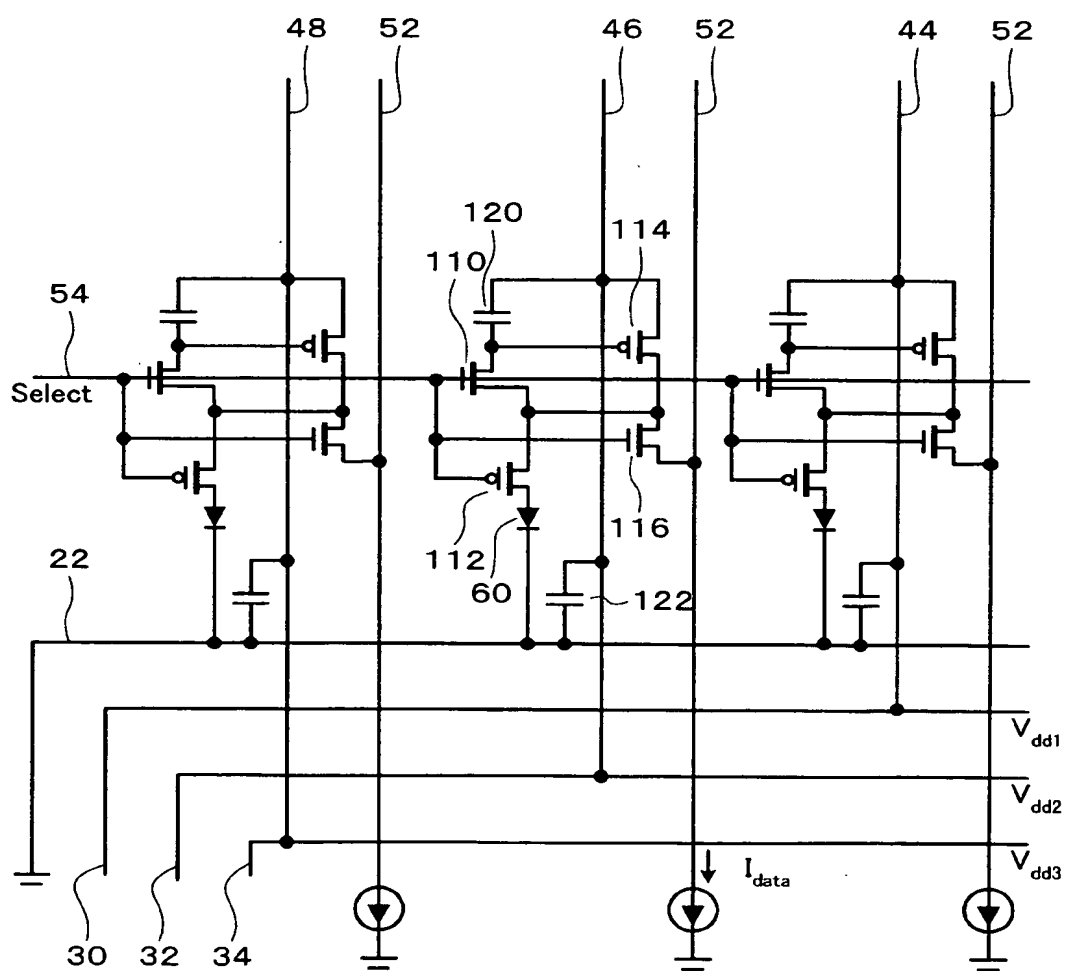
【図 8】



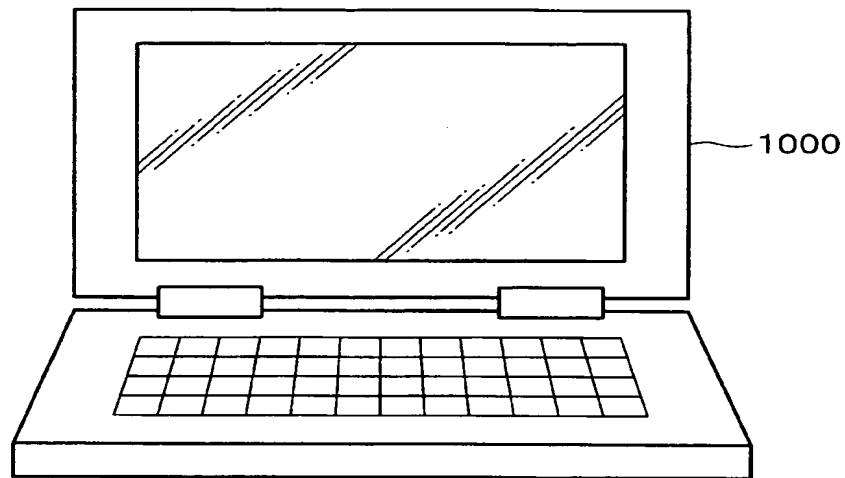
【図 9】



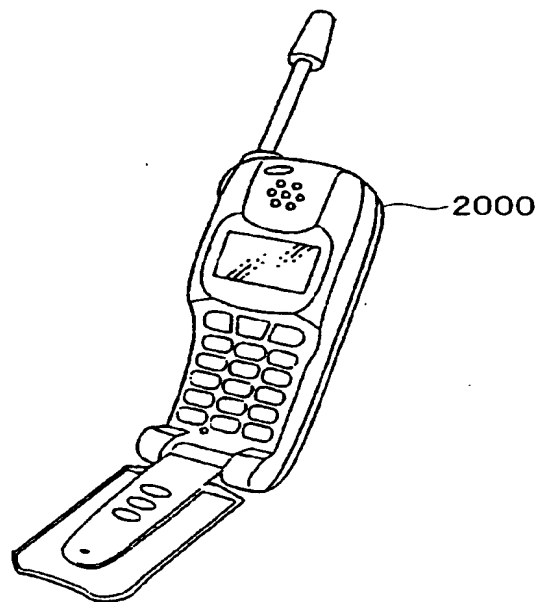
【図 10】



【図 11】



【図 12】



【書類名】 要約書

【要約】

【課題】 本発明の目的は、装置を小型化することにある。

【解決手段】 電気光学装置は、基板 1 0 の動作領域 1 2 に複数の走査線と複数のデータ線との交差部に対応して設けられた各々が電気光学素子 6 0 を含む複数の単位回路と、能動素子を有して前記動作領域の周囲に形成された少なくとも 1 つの周辺回路 1 4 と、周辺回路 1 4 とオーバーラップするように位置する取付部 9 0 を有して電気光学素子 6 0 を封止する封止部材 8 4 と、を有する。周辺回路 1 4 は、複数の走査線を介して単位回路に走査信号を供給するための走査線駆動回路、単位回路の良否を検査するための検査回路及び複数のデータ線にプリチャージ信号を出力するプリチャージ回路のいずれかである。

【選択図】 図 7

特願 2 0 0 2 - 3 6 7 9 5 0

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社